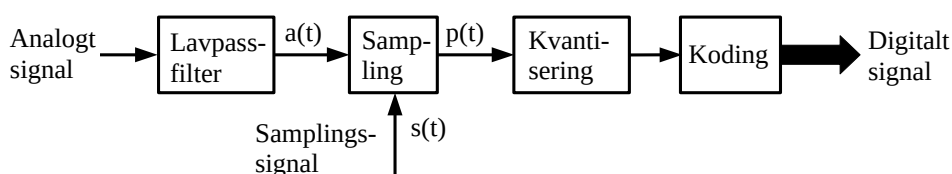


A/D- og D/A-omforming

1 Innledning

For å kunne overføre, signalbehandle, lagre eller svitsje digitale signaler, er det en forutsetning at signaler som i utgangspunkt er analoge, bringes på digital form. Denne digitaliseringsprosessen kalles ofte Analog/Digital-omforming ('Analog Digital Conversion', ADC). Den motsatte prosessen, det vil si bringing av et digitalt signal over til et analogt signal, kalles ofte Digital/Analog-omforming ('Digital Analog Conversion', DAC). Ofte skilles det ikke mellom prosessene og de kretsløp som utfører disse. En Digital/Analog-omformer kalt DAC er således kretsen som sørger for prosessen.

Før det analoge signalet kan digitaliseres, må det punktprøves (eller samples, av det engelske ord sample), se figur 1. Før punktprøvingen må det analoge signalet i de fleste tilfeller båndbegrenses. Dette utføres i de fleste tilfeller av et lavpassfilter.



Figur 1. Blokkdiagram for A/D-omforming.

Etter samplingen følger den egentlige A/D-omforming. Denne kan deles i to prosesser, kalt kvantisering og koding. Disse prosessene er imidlertid så nært knyttet sammen at det ofte ikke skilles mellom dem. Kvantisering henleder på mengdeoppdeling, med andre ord den oppdeling i tallverdier som må gjøres for å kunne representere en verdi (for eksempel en analog spenningsstørrelse) i et tall.

Kvantisering representerer med andre ord en tilnærming, idet antall verdier må være endelig. Forskjellen mellom et analogt og digitalt system er viktig. Begrensningen for et analogt signal vil være signal/støy-forholdet, mens begrensningen for et digitalt signal vil være antallet tallverdier signalet representeres ved (såfremt utstyrings-/klippe-grensen ikke nås).

Dekoding av det digitale signalet til et analogt, foregår i D/A-omformerens, der den digitale tallverdien omsettes til en analog spenningsverdi, se figur 2.

Denne omformingen skjer normalt uten kvantisering, det finnes imidlertid eksempel på at kvantisering må foretas. Ofte brukes et kretsløp til å holde og avtaste den analoge spenningsverdien fra D/A-omformerens. Kretsløpet avtaster D/A-omformerens utgangssignal når det er stabilt og fastholder denne verdien til neste dataord er blitt omformet og stabilt.



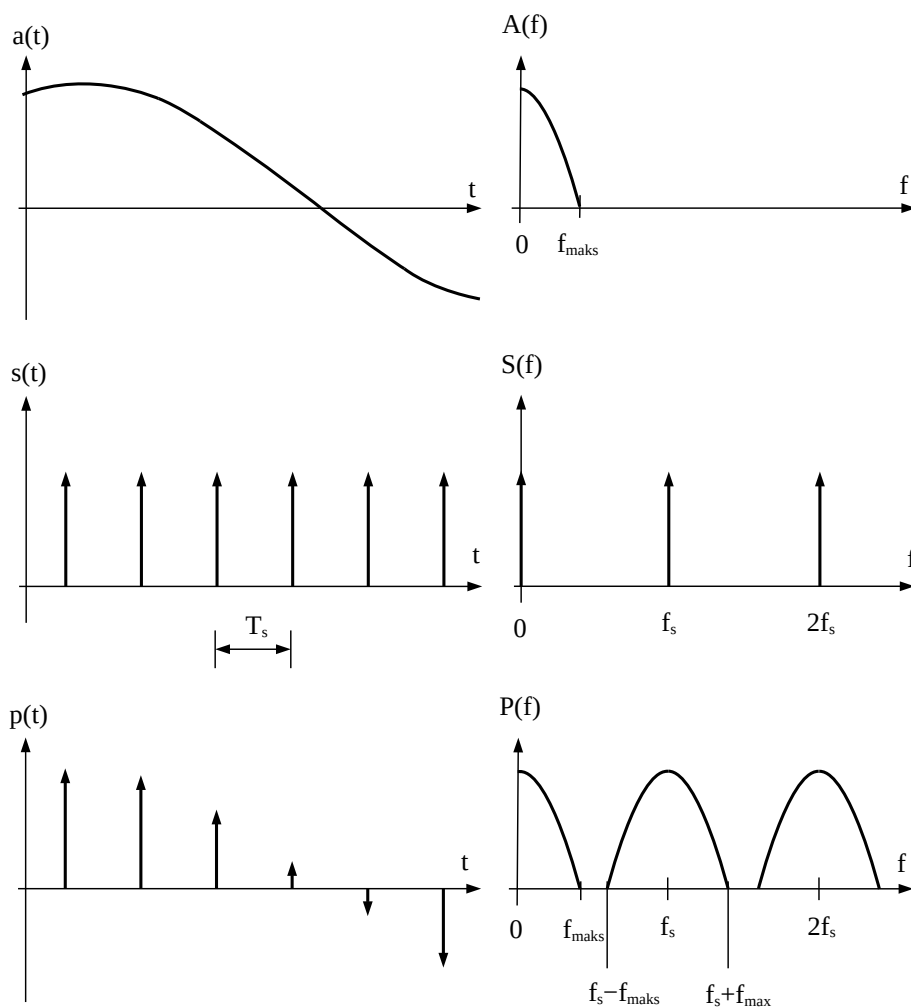
Figur 2. Blokkdiagram for D/A-omforming.

Da det analoge signalet vil være trappetrinnsformet fra D/A-omformerens, må det filtreres. Et analogt lavpassfilter benyttes i de fleste tilfeller til dette formål. Dette går ofte under navnet anti-imaging filter. Dette skyldes at spekteret inneholder frekvenskomponenter rundt multipler av samplingsfrekvensen som kan blande seg med komponenter i etterfølgende ledd og transponeres (speiles) til nyttesignalet frekvensbånd.

Lavpassfiltreringen er omtrent like vanskelig å realisere som på kodingsiden. Ideelle filtre lar seg ikke realisere, men kombinasjonen av digitale og analoge filtre kan gi gode resultater.

2 Punktprøving (Sampling)

Første trinn i digitaliseringen av analoge signaler er punktprøving. Matematisk sett består samplingsprosessen i at det analoge signalet $a(t)$ multipliseres med et periodisk impulstog $s(t)$, kalt samplingsignalet, slik at resultatet blir det punktprøvede signalet $p(t)$, se figur 3.



Figur 3. Samplingsprosessen i tids- og frekvensplanet.

I figuren er vist ideell sampling, det vil si sampling med delta-pulser. I praksis vil imidlertid samplingsignalet være firkantpulser med et pulsbreddeforhold som er 50% eller mindre. Det punktprøvede signalet blir et impulstog, hvor de enkelte impulser er veid med verdien av det analoge signalet $a(t)$ til det tidspunktet hvor impulsen opptrer. Dette tidspunktet kalles samplings-tidspunktet.

Intervallene mellom to påfølgende samplingstidspunkter kalles samplingsintervallet T_s . Samplingsfrekvensen $f_s = 1/T_s$ er konstant. Med andre ord veies verdien av det analoge signalet til diskrete, periodisk gjentatte tidspunkter, og alle mellomliggende verdier settes lik null.

For å holde begrepene klare, må det poengteres at det samplede signalet $p(t)$ ikke er noe digitalt signal, men en modulert form av det opprinnelige analoge signalet $a(t)$.

Ved betraktning av figuren ses at jo oftere det analoge signalet samples (jo høyere samplingsfrekvens f_s), desto bedre blir tilnærmelsen til det analoge signalet. Omvendt ses at dersom samplingsfrekvensen er for lav, vil informasjon tapes dersom det analoge signalet rekker å forandre seg for mye mellom to påfølgende samplingstidspunkter.

Rent intuitivt ses derfor at samplingsfrekvensen og det analoge signalets båndbredde må være relatert til hverandre. Av denne grunn må det analoge signalet båndbegrenses (lavpassfilteres) før punktprøvingen, slik at det ikke inneholder for høye frekvenskomponenter i forhold til punktprøvingens frekvensen.

Hvis $a(t)$ lavpassfilteres, vil amplitudespektret (frekvensspekteret) $A(f)$ ikke ha noe spektrum over f_{maks} , som er den øvre frekvensen for signalet som slipper gjennom lavpassfilteret. $A(f)$ vil også ha et kontinuerlig spektrum under f_{maks} dersom alle frekvenser er representert i signalet $a(t)$. Amplitudespektret $S(f)$ for samplingssignalet $s(t)$ er også en periodisk gjentakelse av impulser, men nå i frekvensplanet, og samplingsfrekvensen er f_s , se figur 3.

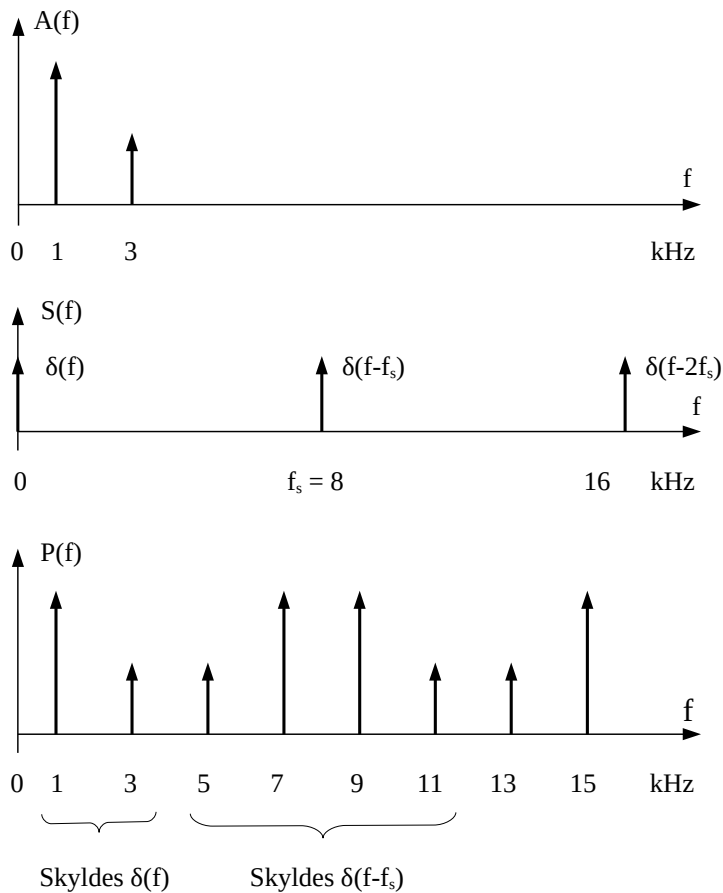
Frekvensspekteret $P(f)$ for det punktprøvede signalet $p(t)$ er også vist i figuren. Det ses at spekteret til den opprinnelige funksjonen, $A(f)$, blir gjentatt rundt frekvenser som er et helt multiplum av samplingsfrekvensen f_s . Av figuren fremgår at det må stilles krav til båndbredden for amplitudespektret $A(f)$ relativt samplingsfrekvensen. Dersom $A(f)$ er båndbegrenset til å inneholde frekvenskomponenter opp til f_{maks} , ses det av figuren at kravet er:

$$f_s \geq 2 \cdot f_{\text{maks}} \quad (1)$$

Med andre ord må det forlanges at samplingsfrekvensen er minst dobbel så høy som den høyest forekommende frekvensen i det signalet som skal samples. Dette kalles Nyquist's samplingsteorem. Punktprøvingen kalles Nyquist-sampling når den foretas ved $f_s = 2 \cdot f_{\text{maks}}$.

Dersom teoremet ikke er oppfylt, vil det oppstå spektral overlapping ('aliasing') mellom de periodiske gjentakelsene av $A(f)$. Denne spektrale overlappingen umuliggjør at $A(f)$, og dermed det opprinnelige analoge signalet $a(t)$, kan gjenskapes fra $P(f)$. Av ovenstående følger at lavpassfilteret har navnet anti-aliasing filter.

Eksempel 1



Anta at et analogt signal er gitt som $a(t) = \cos(2\pi \cdot 1000 \cdot t) + 0,5 \cdot \cos(2\pi \cdot 3000 \cdot t)$. Signalet punktprøves ideelt med signalet $s(t)$, der punktprøvningsfrekvensen er 8 kHz. Skissér amplitudespektret $P(f)$ til det punktprøvede signalet $p(t)$.

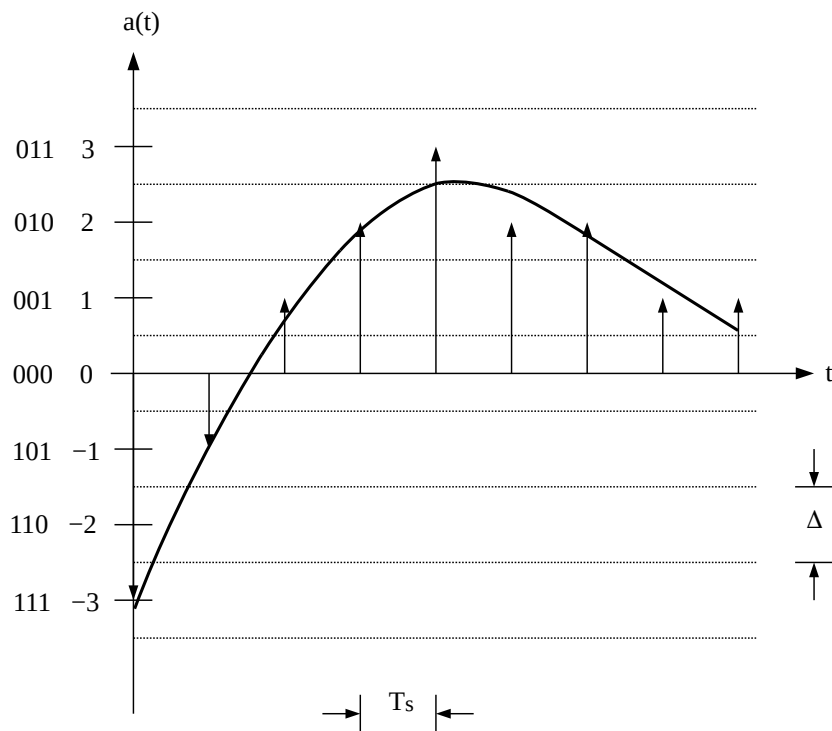
Ut fra spekteret $P(f)$ til $p(t)$ ses at punktprøvningsfrekvensen ikke kan reduseres med mer enn 2 kHz, ellers fås spektral overlapping. Da er minimum samplingsfrekvens:

$$f_{\text{min}} = 8 - 2 = 6 \text{ kHz}$$

3 Kvantisering

3.1 Uniform kvantisering

Ved uniform kvantisering deles det aktuelle amplitudeområdet opp i like intervaller. En punktprøve blir tilordnet en verdi som for eksempel er lik midtpunktet i det intervallet den faller i, se figur 4.



Figur 4. Uniform kvantisering.

Ved pulskodemodulasjon (Pulse Code Modulation, PCM) gis informasjonen om kvantiseringsstrinnets høyde i binær kode, og for N binære siffer blir antall kvantiseringsstrinn K lik:

$$K = 2^N \quad (2)$$

Trinnstørrelsen Δ vil svare til det minst signifikante bitstørrelsen. I figuren er vist et signal som er kvantisert til 7 nivåer, idet det benyttes en binærkode der første siffer angir fortegnet. En utbredt notasjon er bruk av toers komplement for å representere negative verdier. Mens kvantisering henspeiler på mengdeoppdeling, vil valget av kode bestemme hvordan denne mengden skal representeres. Kvantisering representerer som nevnt en tilnærming, idet antall verdier må være endelig, ved pulskodemodulasjon gitt ved antall bit.

Ved for eksempel tale- og musikk signaler vil små amplituder forekomme mye oftere enn større. Feilen som oppstår ved kvantiseringen, kan følgelig reduseres ved å legge kvantiseringsstrinnene tettere ved lave amplitudenivåer og øke avstanden gradvis ved høyere amplitudenivåer.

For realisering av en slik ikke-uniform kvantisering benyttes en teknikk kjent som kompasjon, det vil si kompresjon med etterfølgende ekspansjon. Kompresjon utføres på kodersiden og innebærer en reduksjon av variasjonene i det midlere signalnivå i overensstemmelse med en spesifisert lov. Tilsvarende innebærer ekspansjon en økning av variasjonene i det midlere signalnivå på dekodersiden. Ved kompasjon må da resultatet være at det fås tilbake et signal som er mest mulig likt det opprinnelige signalet. Innen blant annet tradisjonell telefoni finnes flere kompressorkarakteristikker for tale, for eksempel A-loven.

3.2 Kvantiseringsstøy

Når signalet kvantiseres, forandres størrelsen av punktprøven til signalet litt. Dette er ekvivalent med at det tilføres en støy kalt kvantiseringsstøyen:

$$\epsilon_k^2 = \frac{\Delta^2}{12} \quad (3)$$

Middelenergien i samplene for sinusformede signaler med effektivverdi A er gitt som A^2 . Dette gir signal/støy-forholdet:

$$S/N = \frac{A^2}{\Delta^2/12} \quad (4)$$

Forutsetningen for dette er selvfølgelig at amplituden i det punktprøvede signalet ligger innenfor det totale kvantiseringsområdet, ellers fås overstyring (som kan redusere signal/støy-forholdet til mindre enn 1). Når det benyttes N antall bit, er den maksimale effektivverdien gitt ved (forutsatt dobbel representasjon av 0):

$$A = \frac{\Delta(K-1)}{2\sqrt{2}} \quad (5)$$

Her er $K = 2^N$ som før. Dette gir det midlere signal/støy-forholdet for sinusformede signaler:

$$S/N = \frac{A^2}{\Delta^2/12} = \frac{\Delta^2(K-1)^2/8}{\Delta^2/12} = (2^N - 1) \sqrt{3/2} \quad (6)$$

Med tilnærmelsen $2^N \gg 1$ blir dette uttrykt i dB:

$$S/N[\text{dB}] = 6,02 \cdot N + 1,76 \quad (7)$$

Denne ligningen kalles 6 dB-regelen. Den viser at hvert nytt bit vil øke signal/støy-forholdet med 6 dB og er grunnleggende for fastlegging av antall bit når kravet til signal/støy-forholdet er spesifisert. For eksempel gir 16 bit uniform kvantisering (pulskodemodulasjon) omkring 98 dB i signal/kvantiseringsstøy-forhold, mens 14 bit gir ca. 86 dB.

Ofte opereres med det maksimale signal/støy-forholdet. Dette fremkommer ved å se på den maksimale signalamplituden. Signal/støy-forholdet gitt ovenfor må da modifiseres ved å multiplisere A med en faktor $\sqrt{2}$, tilsvarende 3,01 dB. Vi får da:

$$S/N[\text{dB}] = 6,02 \cdot N + 4,77 \quad (8)$$

Dersom alle amplitudeverdier opptrer med like stor sannsynlighet, vil uniform kvantisering gi det høyeste signal/støy-forholdet. For eksempelvis talesignaler vil imidlertid amplitudfordelingen ikke være uniform. Signal/støy-forholdet vil dermed være høyere ved ikke-uniform enn ved uniform kvantisering med samme antall kvantiseringsstrinn.

For å kunne beregne signal/støy-forholdet for ikke-uniform kvantisering, må en kjenne til amplitudfordelingen og den benyttede kompresjonskarakteristikk. Et eksempel på ikke-uniform kvantisering er en kompresjonskarakteristikk som benyttes ved klassisk telefoni (A -loven). Av resultatet fremgår at omtrent samme signal/støy-forhold her oppnås ved 8 bit som ved 12 bit når uniform kvantisering benyttes, med andre ord en betydelig forbedring.

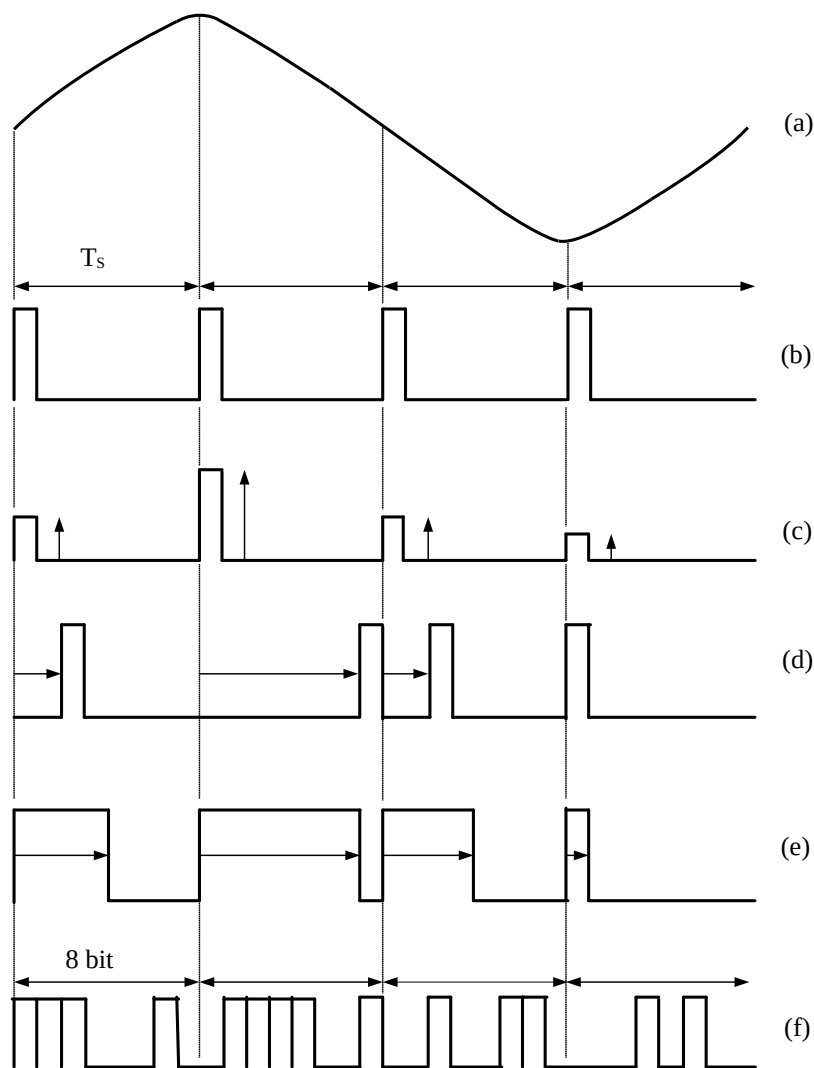
4 Koding

Signaler kan klassifiseres etter type, se figur 14:

- Amplitudekontinuerlige-tidsdiskrete signaler kjennetegnes ved at et amplitudekontinuerlig signal bare kan innta vilkårlige verdier ved diskrete tidspunkter. Pulsamplitudemodulasjon (Pulse Amplitude Modulation, PAM) gir for eksempel signaler av denne typen.
- Amplitudediskrete-tidskontinuerlige signaler kjennetegnes ved at amplituden bare kan innta diskrete verdier, men der tidspunktene som disse endringene skjer ved, er vilkårlige. Eksempler på modulasjonsformer som gir slike signaler er pulsbreddemodulasjon (Pulse Width Modulation, PWM) og pulsposisjonmodulasjon (Pulse Position Modulation, PPM). Amplituden til et kontinuerlig signal er da gitt av henholdsvis bredden og posisjonen til en puls i forhold til en referanseposisjon.
- Amplitudediskrete-tidsdiskrete signaler kjennetegnes ved at amplituden bare endrer seg ved bestemte tidspunkter og kun kan innta et begrenset antall verdier. Denne typen signaler kalles vanligvis for digitale. Eksempler på modulasjonsformer som gir slike signaler er pulsnummermodulasjon (Pulse Number Modulation, PNM) og pulskodemodulasjon (Pulse Code Modulation, PCM).

Her vil vi holde oss til den mest utbredte formen for digital representasjon, som er pulskodemodulasjon. Ved pulskodemodulasjon må det pulsamplitudemodulerte signalet kodes til et binært dataord, bestående av et visst antall bit, før det ferdige pulskodemodulerte digitale signalet foreligger. Denne kvantiseringen og kodingen foretas i Analog/Digital (A/D)-omformereren.

Ut fra A/D-omformereren representeres de binære tall 0 og 1 ved to diskrete spenningsintervall. Antall kvantiseringnivåer er gitt ved antall bit i den binære koden, og det endelige digitale signalet foreligger ofte på parallellform.



Figur 5. Analogt signal (a), samplingssignal (b), PAM (c), PPM (d), PWM (e), PCM (f).

Eksempel 2

Signalet $p(t)$ i eksempel 1 kvantiseres og kodes til et binært (serielt) signal. Det resulterende signalet skal være et PCM-signal på seriell form. Anta en punktprovingsfrekvens på 8 kHz og en bitvarighet på minimum 15 μ s. Hvor mange bit kan det maksimalt brukes for kodingen?

Varigheten av et sampel er $T_s = 1/f_s = 1/8k = 125 \mu$ s mens bitvarigheten skal være minimum $T_b = 15 \mu$ s. Dette gir maksimalt antall bit: $T_s/T_b = 8,33 \Rightarrow$ Det kan maksimalt brukes 8 bit til kodingen.

Dersom vi i stedet ønsker å finne hvor mange bit det minst må brukes for kodingen når det kreves et minimum signal/kvantiseringsstøy-forhold på 60 dB ved uniform kvantisering, kan vi benytte (8): $S/N[\text{dB}] = 6,02 \cdot N + 4,77 = 60 \text{ dB}$. Dette gir følgelig $N = 9,17$ bit. Det må følgelig minst brukes 10 bit til kodingen.

Det ses at dersom kravet ovenfor om bare å bruke 8 bit skal benyttes, blir signal/kvantiseringsstøy-forholdet bare $S/N[\text{dB}] = 6,02 \cdot 8 + 4,77 = 52,93 \text{ dB}$.

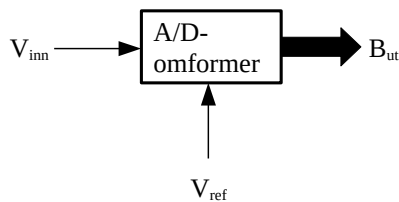
5 Analog-digital-omformere

5.1 Innledning

Et blokkdiagram for en generell A/D-omformer er vist i figur 6. I PCM er B_{ut} definert som et ord på N bit:

$$B_{ut} = b_1 2^{-1} + b_2 2^{-2} + \dots + b_N 2^{-N} \quad (9)$$

Her representerer b_i 0 eller 1, mens b_1 og b_n representerer henholdsvis mest signifikante bit (MSB) og minst signifikante bit (LSB). Det er forutsatt at B_{ut} bare representerer positive verdier, slik at A/D-omformeren er unipolar. For bipolar D/A-omformer, der både positive og negative utgangssignaler er mulig, kan da b_1 representere fortegnbit.



Figur 6. Blokkdiagram for A/D-omformer.

Ofte uttrykkes også kvantiseringsstrinnet Δ som spenningen V_{LSB} , gitt ved:

$$V_{LSB} = \frac{V_{ref}}{2^N} \quad (10)$$

For A/D-omformeren fås da følgende sammenheng mellom signalene:

$$V_{ref} B_{ut} = V_{ref} (b_1 2^{-1} + b_2 2^{-2} + \dots + b_n 2^{-n}) = V_{inn} \pm 1/2 V_N \quad (11)$$

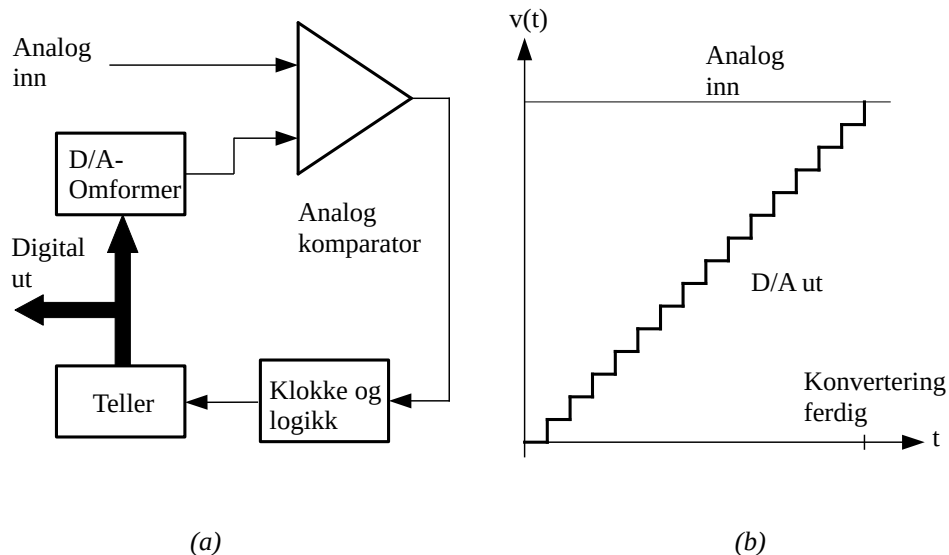
Her representerer V_N kvantiseringsfeilspenningen som ligger i området:

$$-1/2 V_{LSB} \leq V_N \leq 1/2 V_{LSB} \quad (12)$$

5.2 Teller-rampe A/D-omformer

En teller-rampe A/D-omformer bruker en D/A-omformer til A/D-omformingen. Et blokkdiagram er vist i figur 7a. Ved begynnelsen på omformingen starter den digitale telleren fra null. En analog utgang fra D/A-omformeren som svarer til den digitale tellerverdien, sammenlignes med den analoge inngangsverdien. Når de to analoge spenningene er like (innen et trinn til rampen), forandrer utgangen på den analoge komparatoren tilstand. Dette stopper telleren, og på utgangen finnes nå en verdi som representerer den digitale koden for den analoge inngangsspenningen. A/D-omformingen er således ferdig, og telleren resettes for å starte en ny rampe, se figur 7b.

Teller-rampe-omformere er enkle og stabile, men trege. I verste tilfelle med et inngangssignal lik det maksimale, må telleren telle igjennom det fulle konverteringsområdet. En klokkefrekvens på 1 Mhz og en 8 bit utgangskode gir en konverteringsrate på $10^6/2^8 \approx 4$ kHz. Denne type omformere er også følsomme for støy og interferens på inngangssignalet. En feil i konverteringen fås dersom interferens og støy har en amplitude som er stor nok til å få komparatoren til å slå om.



Figur 7. Teller-rampe A/D-omformer.

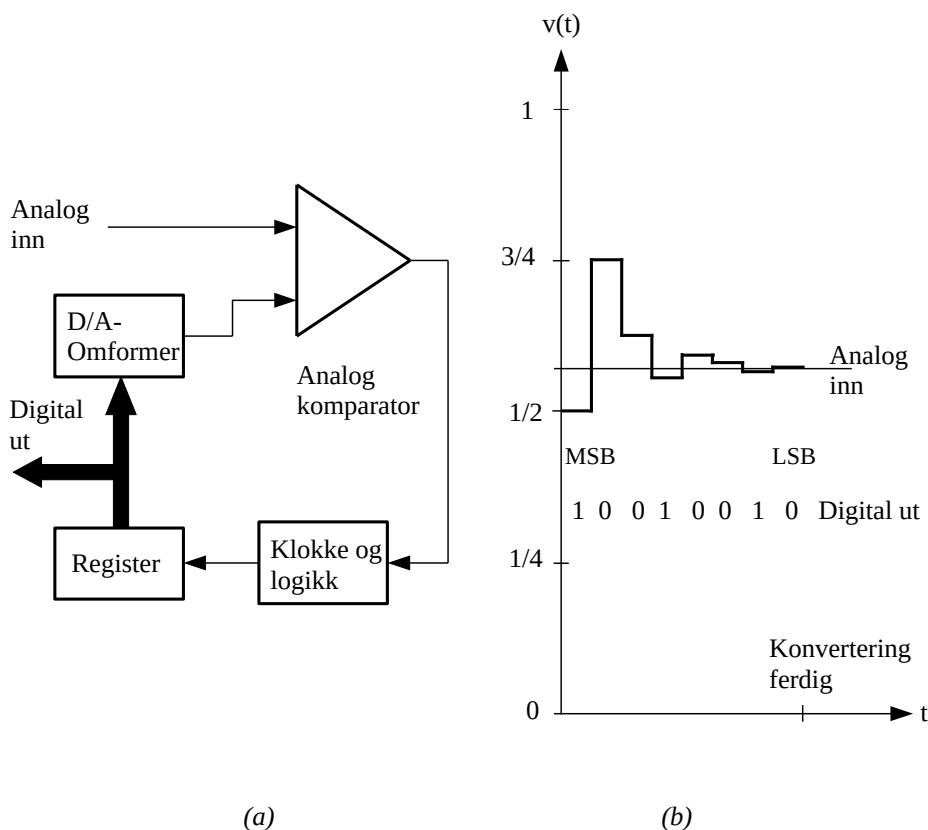
5.3 Suksessiv tilnærming A/D-omformer

Denne omformeren er lik teller-rampe-omformeren, men er adskillig raskere. Dette skyldes den binære søketeknikken som brukes for å finne nivået på D/A-utgangen nærmest til det analoge inngangssignalet, og dermed den korresponderende digitale koden. Blokkdiagrammet til denne omformeren er det samme som for teller-rampe-omformeren vist i figur 7a med unntak av bruken av et register istedenfor teller for å huske koden brukt som digital inngang for D/A-omformeren.

Istedenfor å søke gjennom hvert nivå for å finne det som passer til inngangen, sammenlignes først inngangen med et fra D/A-omformeren som er lik halvparten av full utstyring. Hvis inngangen er større enn dette, må den ligge i øvre halvdel av området, og derfor er det mest signifikante bit lik 1, uttrykt på binær form. Neste nivå som testes, er $\frac{3}{4}$ av full utstyring for å avgjøre hvilken halvdel av øvre halvdel (av full utstyring) det faller i, med andre ord for å finne ut om neste bit skal være 0 eller 1. Prosessen er vist i figur 8b.

Antallet tester som trengs for å sørge for en stadig mer nøyaktig tilnærming, er lik antallet bit i utgangskoden. I en 8 bit suksessiv tilnærming A/D-omformer er således 8 tester nødvendig istedenfor $2^8 = 256$ i teller-rampe-omformeren. Med eksempelet på 1MHz klokke er maksimal omformingsrate nå $10^6/8 = 125$ kHz istedenfor 4 kHz som funnet for teller-rampe-omformeren.

Omformingshastigheten kan økes ytterligere ved å bruke en søke- og følgestrategi. Når en konvertering er gjort, er logikken designet til å følge inngangen ved å telle opp og ned etter hva som kreves. Denne teknikken er mest brukbar for inngangssignaler som forandrer seg ganske sakte.



Figur 8. Suksessiv tilnærming A/D-omformer.

Denne type omformere er like mye følsomme for støy og interferens på inngangssignalet som teller-rampe-omformerne.

Eksempel 3

Gitt en 8 bit teller-rampe A/D-omformer og en 8 bit suksessiv tilnærming A/D-omformer. Begge benyttes med en klokkefrekvens på 10 MHz. Finn maksimal konverteringsfrekvens for omformerne og konverteringstiden for de to omformerne når inngangsspenningen er 40% av full utstyring.

Med en teller-rampe A/D-omformer på $N = 8$ bit er antall trinn lik $K = 2^N = 2^8 = 256$. I verste tilfelle (når inngangsspenningen har maksimal amplitude) er konverteringstiden $T_{\text{konv}} = K \cdot T = 256 \cdot 100 \cdot 10^{-9} \text{ s} = 25,6 \text{ } \mu\text{s}$. Maksimal konverteringsfrekvens er følgelig $f_{\text{konv}} = 1/T_{\text{konv}} = 1/25,6 \cdot 10^{-6} = 39,1 \text{ kHz}$.

Med en suksessiv tilnærming A/D-omformer på $N = 8$ bit er antall klokkeperioder nødvendig for konvertering det samme som antall bit. Konverteringstiden er følgelig $T_{\text{konv}} = N \cdot T = 8 \cdot 100 \text{ ns} = 800 \text{ ns}$. Maksimal konverteringsfrekvens er følgelig lik $f_{\text{konv}} = 1/T_{\text{konv}} = 1/800 \cdot 10^{-9} = 1,25 \text{ MHz}$.

Når inngangsspenningen er 40% av full utstyring, vil antall trinn for teller-rampe A/D-omformerens være $0,4 \cdot K = 0,4 \cdot 256 = 102,4$. Konverteringstiden er følgelig: $T_{\text{konv}} = 102,4 \cdot 100 \cdot 10^{-9} = 10,2 \text{ } \mu\text{s}$.

Konverteringstiden er uavhengig av inngangsamplituden og dermed uendret for suksessiv tilnærming A/D-omformerens.

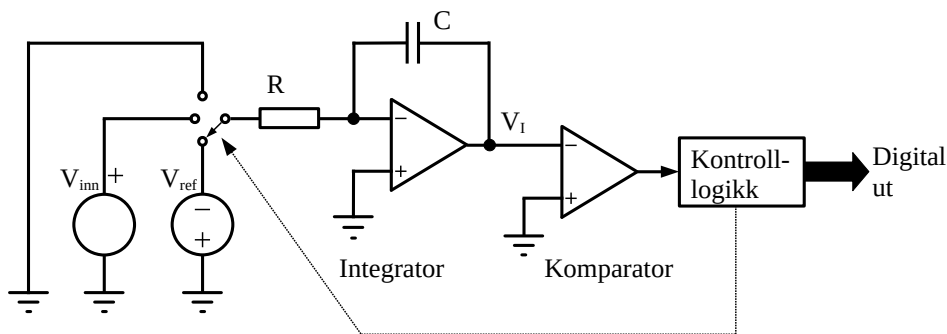
5.4 Enkel rampe A/D-omformer

Denne typen A/D-omformere er lik teller-rampe-omformere. Her er imidlertid rampen laget ved å integrere en intern referansespenning. Denne analoge rampen sammenlignes med inngangsspenningen ved hjelp av en analog komparator som slår om når verdiene er like. Tiden det tar for rampen å nå inngangsspenningen, måles ved å telle antall perioder til en intern klokke. Tiden representert ved antall klokkepulser er proporsjonal med inngangsspenningen siden rampen antas å være lineær.

Telleren startes ved konverteringsstart og stoppes ved omslag i komparatoren. Nøyaktigheten til denne metoden avhenger av nøyaktigheten til den interne referansespenningen, klokken og integratoren. Denne type omformere er som de foregående også følsomme for støy og interferens på inngangssignalet.

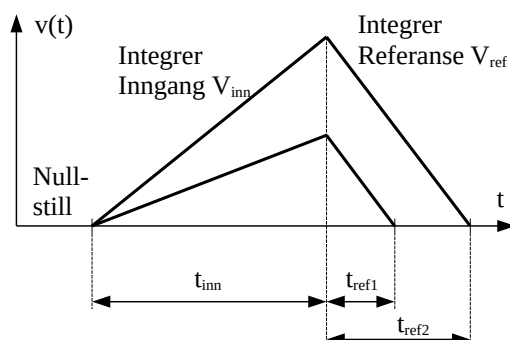
5.5 Dobbel rampe A/D-omformer

Denne omformeren har tofase integrasjon for å minimere antallet komponenter som kreves for å ha god nøyaktighet. Skjemaet for en slik omformer er vist i figur 9.



Figur 9. Dobbel rampe A/D-omformer.

Omformeren initialiseres ved å sette utgangen av integratoren lik 0. Dette følges av første fase av integreringen der inngangsspenningen integreres for en bestemt tid t_{inn} . Prosessen er illustrert ved forløpet av integratorens utgangsspenning i figur 10.



Figur 10. Dobbel rampe - tidsforløp.

I den andre fasen integreres en referansespenning til utgangen av integratoren når 0 V. Spenningen som nås ved slutten av den første integreringsfasen er gitt ved:

$$V_1 = - \frac{V_{inn} \cdot t_{inn}}{RC} \quad (13)$$

I den andre integreringsfasen reduseres integratorens utgangsspenning fra V_1 til 0. Følgelig fås:

$$V_1 = - \frac{V_{ref} \cdot t_{ref}}{RC} \quad (14)$$

Kombineres de to ligningene fås:

$$V_{inn} = - \frac{V_{ref} \cdot t_{ref}}{t_{inn}} \quad (15)$$

Integreringstidene måles ved å telle klokkepulser, $t = N \cdot f_{clk}$, hvor N er antall klokkepulser og f_{clk} er klokkefrekvensen. Følgelig kan vi skrive:

$$V_{inn} = - \frac{V_{ref} \cdot N_{ref}}{N_{inn}} \quad (16)$$

Legg merke til at spenningen er bestemt av referansespenningen og forholdet mellom de to integreringstidene eller antall klokkepulser. Nøyaktigheten i konverteringen avhenger bare av nøyaktigheten til referansespenningen. Den er uavhengig av nøyaktigheten til langtidsstabiliteten til klokken eller til motstanden og kondensatoren i integratoren. Det som kreves av disse, er at de er tilstrekkelig konstant under konverteringsprosessen. Dette er et mye enklere krav å oppfylle enn langtidsstabilitet og/eller nøyaktighet. Komparatoren slår kun om ved 0 V, slik at kravet til denne er moderat. Dobbel-rampe A/D-omformere kan gi 10-18 bit oppløsning. De er forholdsvis rimelige sett i forhold til den stabilitet og nøyaktighet de tilbyr. De har imidlertid ganske lang konverteringstid i forhold til ikke-integrerende typer på grunn av de relativt lange integreringstidene.

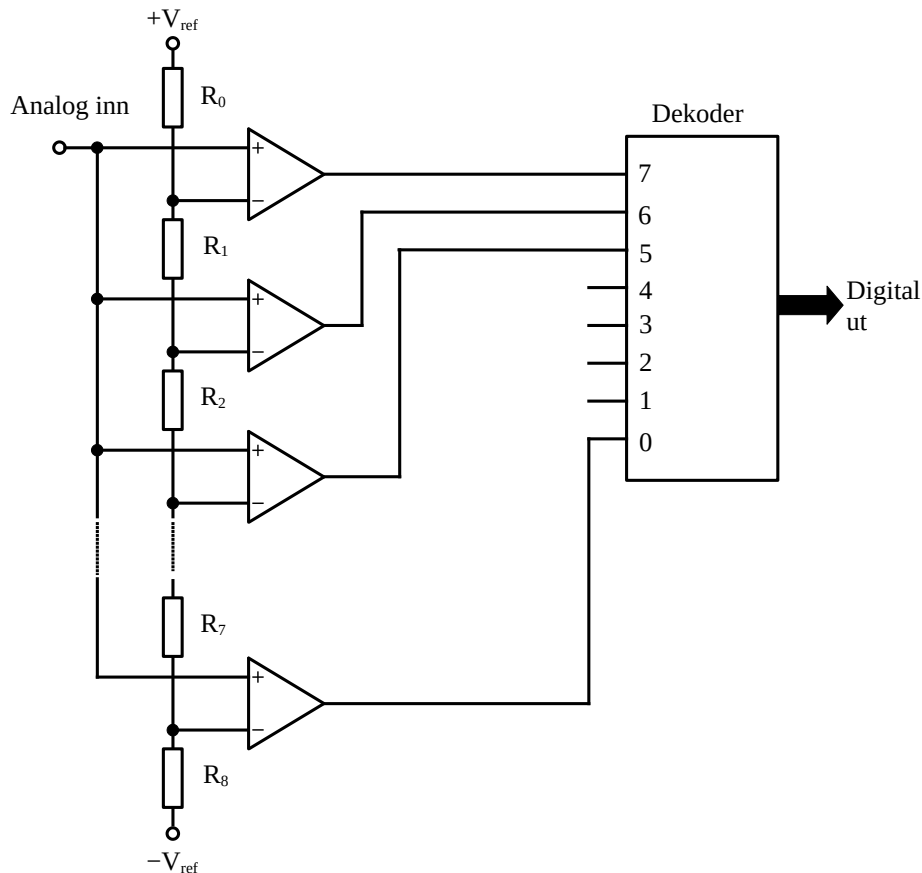
5.6 Flash A/D-omformer

En 3 bit Flash omformer er vist i figur 11. Flash omformeren er kanskje den enkleste A/D-omformeren å forstå virkemåten til. Selv om den ser ut til å være en svært enkel omformer, brukes den i sammenhenger der minst mulig konverteringstid er overordnet.

En spenningsdeler definerer kvantiseringsnivåene. Hvert trinn av spenningsdeleren er koplet til den ene inngangen på en komparator. Det analoge inngangssignalet er koplet i parallell til den andre inngangen på hver komparator. Utgangene av komparatorene er koplet til en logisk krets som detekterer hvilke komparatorer som er lave eller høye og foretar en prioritering mellom komparatorer etter hvor de er tilkoplet spenningsdeleren. Ut fra den logiske kretsen fås dermed det kodede digitale signalet (vanligvis i PCM-kode).

Fordelen til denne komparatoren er konverteringstiden, som er meget kort. Komparatorene arbeider samtidig, dermed er konverteringstiden lik forplantningstiden for komparator pluss tiden kombinatorikken bruker. I praksis kan denne tiden bli mindre enn noen få nanosekunder. Denne A/D-omformeren kan derfor blant annet brukes til digitalisering av videosignaler uten problemer.

Ulempen til denne omformeren er at det er nødvendig med en komparator for hver av kvantiseringsnivåene. For eksempel vil en åtte bit omformer kreve $2^8 = 256$ separate komparatorer. Generelt for N bit kreves 2^N komparatorer.

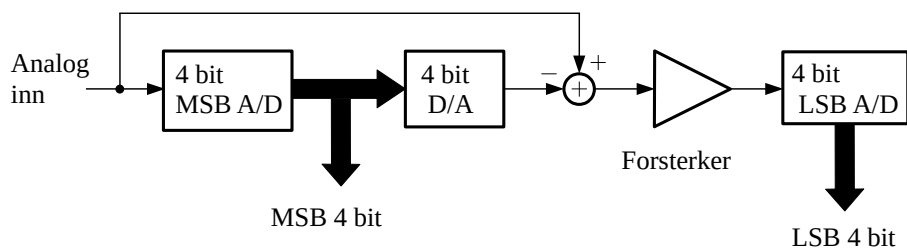


Figur 11. 3 bit Flash A/D-omformer.

5.7 Totrinns A/D-omformer

Totrinns ('subranging') A/D-omformere er ofte brukt til applikasjoner der høy hastighet kreves sammen med middels nøyaktighet. Denne typen A/D-omformer har en del fordeler framfor Flash A/D-omformere. Den fysiske størrelsen er mindre, effektforbruket er mindre og krav til kvantiseringsstrinnes nøyaktighet er mindre, for å nevne noen av fordelene. Imidlertid har den større latens (ventetid) enn Flash-omformeren, selv om forskjellen ikke er så stor.

Blokkdiagrammet for en totrinns D/A-omformer for åtte bit er vist i figur 12. En 4-bit Flash A/D-omformer bestemmer de fire mest signifikante bit. For å bestemme de fire minst signifikante bit, finnes kvantiseringsfeilen ved å omforme det fire bit digitale signalet til en analog verdi med bruk av en 4-bit D/A-omformer. Denne analoge verdien trekkes fra verdien til det analoge inngangssignalet. For å minske kravet til den etterfølgende A/D-omformeren, forsterkes differansesignalet med 16 ($= 2^4$) ved bruk av en forsterker. De fire minst signifikante bit bestemmes så av den siste Flash A/D-omformeren.

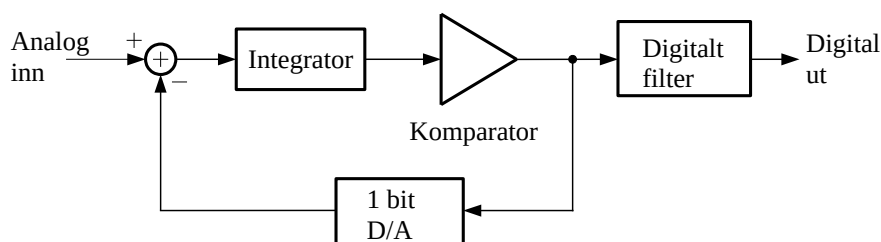


Figur 12. 8-bit totrinns A/D-omformer.

Med denne totrinns omformeren trengs kun 32 komparatorer (16 for hver A/D-omformer) istedenfor 256 som trengs med en konvensjonell 8-bit Flash omformer. Ulempen til denne totrinns omformeren er imidlertid at alle komponentene må ha minst åtte bit nøyaktighet. Derfor ses ofte at denne omformeren kombineres med digital feilkorreksjon.

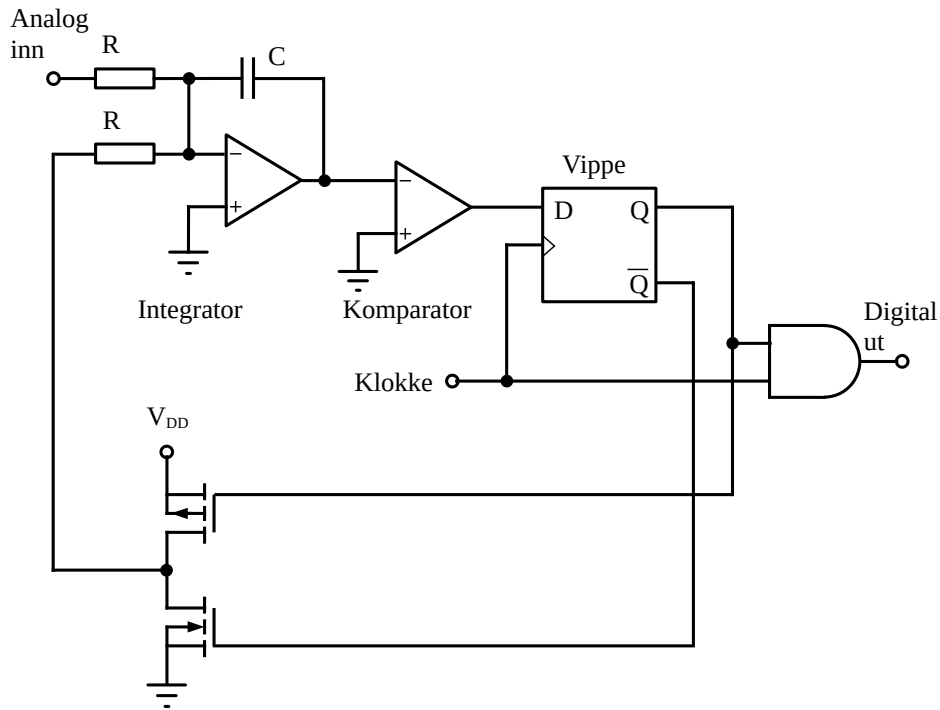
5.8 Sigma-delta A/D-omformere

Denne omformeren stammer fra den typen av koding (modulasjon) der bare forandringer i signalet overføres. I denne omformeren følges forandringer i det analoge inngangssignalet og et pulstog produseres på utgangen. Middelveien til pulstogets spenning er proporsjonal med, eller representerer, det analoge signalets verdi. Dermed kan lavpassfiltrering av pulstoget rekonstruere det opprinnelige analoge signalet. I sin enkleste form kan en første ordens delta-sigma modulator være som vist blokkskjematisk i figur 13.



Figur 13. Blokkskjema for sigma-delta A/D-omformer.

I figur 14 er vist en praktisk realisering av omformeren i figur 13 unntatt det digitale filteret. Inngangssignalet (en negativ spenning) tilføres den ene inngangen på en summerende integrator. Positivt gående pulser kan tilføres den andre inngangen, enten som en referansespenning V_{ref} eller som 0 V, styrt av en bryter, realisert ved svitsjetransistorer. Disse styres fra utgangen på vippen (komparatoren). Komparatoren realiserer en kvantiserer, som her er på bare to nivåer. Legg merke til at svitsjetransistorene realiserer en 1 bit D/A.



Figur 14. Sigma-delta A/D-omformer.

Er utgangen av integratoren positiv, detektert av komparatoren, velges referansespenningen med bryteren til å drive integratoren i negativ retning. Når integratorens utgang er negativ, slår komparatoren om, og bryteren legger integratorinngangen til 0 V. Dette krever at middelverdien på det analoge inngangssignalet til integratorens ene inngang er lik middelverdien til kanselleringspulsene på den andre inngangen.

Følgelig er utgangen til A/D-omformeren et pulstog med pulser av konstant varighet som representerer størrelsen til det analoge inngangssignalet. Oppløsningen til A/D-omformeren bestemmes av antall pulser som brukes til å representere en punktprøve. Derfor må kanselleringspulsene ha en frekvens som er mye høyere enn det som kreves av samplingsteoremet. Dette gjør at disse A/D-omformerne også kalles oversamplingsomformere. Forholdet mellom de to frekvensene kalles oversamplingsforholdet. Typiske verdier på dette forholdet kan være i størrelsen 64 til 256.

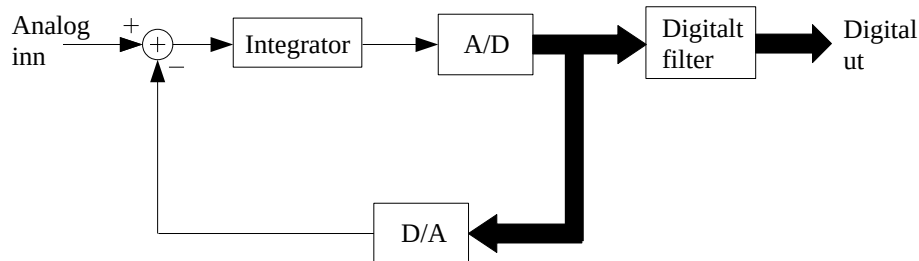
Oppløsningen og lineariteten på de tidligere beskrevne A/D-omformerne, slike som Flash eller successive tilnærming typene, bestemmes av komponentenes ytelse med hensyn på amplitude. Med sigma-delta omformeren brukes enkle et-bit elementer, og oppløsningen bestemmes av ytelsen i tid. Dette medfører en avveining i ytelse mellom amplitude- og tids-domene.

Kvantiseringsstøyens frekvenskomponenter er et resultat av kanselleringspulsenes frekvens og dens harmoniske. Disse er mye høyere enn frekvenskomponentene til det analoge inngangssignalet. Selv om denne en-bit omformingen gir høye kvantiseringsstøynivåer, kan disse fjernes med relativt enkle filtre på grunn av den store avstanden til nyttesignalet frekvenskomponenter.

Akseptable støynivåer kan oppnås med mer komplekse omformerstrukturer for høy oppløsning (16-20 bit). Dette er grunnen til at betegnelsen støyformende oversamplingsomformere ('Over-sampling noise shaping') brukes. På analoginngangen kreves bare enkle antialiasing filtre på grunn av den høye oversamplingsforholdet. Et enkelt RC-filter kan i mange tilfeller være tilstrekkelig. Maksimal frekvens på kanselleringspulsene er et resultat av maksimal hastighet til kretsene som realiserer om-

formerer. Denne frekvensen kan deles på oversamplingsforholdet til å gi maksimal frekvens på det analoge inngangssignalet.

Prinsippene til denne omformerer kan utvides til mer generaliserte konstruksjoner. Bryter- og referanse-delen kan tenkes på som en en-bit D/A-omformer siden den tilfører en analog spenning i samsvar med den digitale inngangen. Tilsvarende kan komparatoren betraktes som en en-bit A/D-omformer. Dette leder til ideen om å bruke A/D- og D/A-omformere på mer enn et bit. Blokkdiagrammet for en slik konstruksjon er som vist i figur 15.



Figur 15. Generell oppbygging av sigma-delta A/D-omformer.

Selv om dette er mulig, er resultatet ikke nødvendigvis særlig bedre. Dette henger sammen med at systemer med et bit er enklere å konstruere og ikke trenger trimming. Med flere bit øker vanskeligheten med å få tilstrekkelig linearitet, stabilitet og så videre. Et digitalt filter (desimeringsfilter) kan brukes på utgangen for å redusere punktprøvsfrekvensen for mer effektiv lagring eller overføring.

Mer avanserte konstruksjoner kan inneholde mer enn en integrator i foroversløyfen og flere tilbakekopplingsløyfer. De kan også bestå av flere undersystemer i kaskade. Med utviklingen innen VLSI design er det også mulig å lage mer komplekse konstruksjoner til en fornuftig kostnad. Disse kretsene trenger ikke komplisert trimming, og innflytelsen på linearitet og oppløsning fra krets-elementene er liten. I anvendelser innen instrumentering og audio, der maksimal frekvens på det analoge signalet er forholdsvis begrenset, brukes disse en del. De har både god oppløsning, stort dynamisk område og god linearitet.

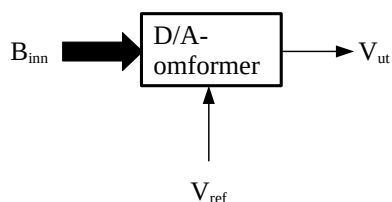
6 Digital-analog-omformere

6.1 Innledning

Et blokkdiagram for en generell D/A-omformer er vist i figur 16. I PCM er B_{inn} definert som et ord på N bit:

$$B_{inn} = b_1 2^{-1} + b_2 2^{-2} + \dots + b_N 2^{-N} \quad (17)$$

Her representerer b_i 0 eller 1, mens b_1 og b_N representerer henholdsvis mest signifikante bit (MSB) og minst signifikante bit (LSB). Det er forutsatt at B_{inn} bare representerer positive verdier, slik at D/A-omformerer er unipolar. For bipolar D/A-omformer, der både positive og negative utgangssignaler er mulig, kan da b_1 representere fortegnsbitt.



Figur 16. Blokkdiagram for D/A-omformer.

Det analoge utgangssignalet V_{ut} er gitt i forhold til det digitale inngangssignalet V_{inn} som en funksjon av den analoge referansespenningen V_{ref} . For en unipolar D/A-omformer kan sammenhengen uttrykkes som:

$$V_{ut} = B_{inn} V_{ref} = (b_1 2^{-1} + b_2 2^{-2} + \dots + b_N 2^{-N}) V_{ref} \quad (18)$$

Ofte uttrykkes også kvantiseringsstrinnet Δ som spenningen V_{LSB} , gitt ved:

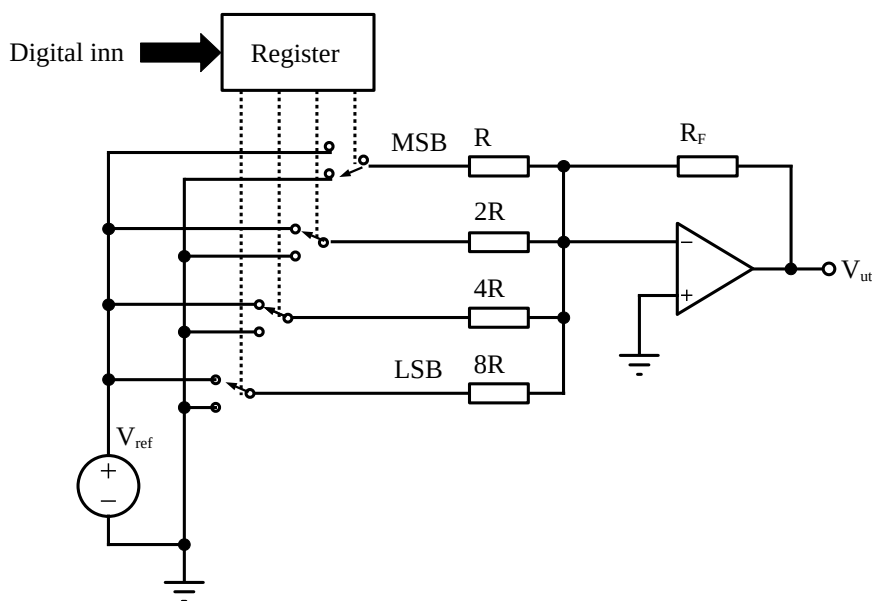
$$V_{LSB} = \frac{V_{ref}}{2^N} \quad (19)$$

For denne unipolare D/A-omformeren vil da den analoge utgangsspenningen ligge i området gitt ved:

$$\begin{aligned} 0 \leq V_{ut} &\leq V_{ref} - V_{LSB} \\ 0 \leq V_{ut} &\leq V_{ref} (1 - 2^{-N}) \end{aligned} \quad (20)$$

6.2 Strømsummerende omformer med skalerte motstander

Den enkleste form for D/A-omformer bruker en spenningsreferanse og en rekke motstander, en for hver digitale inngang. Kretsen for en 4 bit omformer er vist i figur 17 som et eksempel.



Figur 17. Strømsummerende omformer med skalerte motstander.

Motstandene sørger for skalerte verdier av strømmen som summeres i forsterkeren til å gi den korresponderende analoge utspenningen. Tilbakekoplingsmotstanden R_F velges til å sette maksimal utgangsspenning som svarer til maksimal digital verdi på inngangen. Utgangsspenningen for maksimal utstyring er:

$$V_{ut,maks} = -V_{ref} \frac{R_F}{R} \left(1 + \frac{1}{2} + \frac{1}{4} + \frac{1}{8} + \dots \right) = -V_{ref} \frac{2R_F}{R} \left(\frac{1}{2} + \frac{1}{4} + \frac{1}{8} + \frac{1}{16} + \dots \right) \quad (21)$$

For en N bit omformer er det generelle uttrykket:

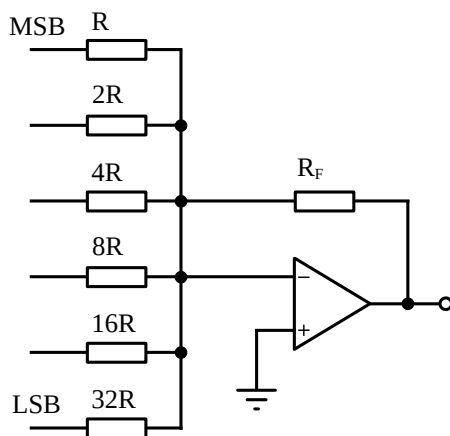
$$V_{ut,maks} = -V_{ref} \frac{2R_F}{R} \cdot \frac{2^N - 1}{2^N} = -V_{ref} \frac{2R_F}{R} (1 - 2^{-N}) \quad (22)$$

Legg merke til at oppløsningen til omformer er bestemt av antallet veide motstandsverdier. For eksempel vil motstandene i en 12 bit omformer ligge fra R til $2^{12} R = 4096R$. Nøyaktigheten på motstandene må være tilstrekkelig for å oppnå kravet til nøyaktighet.

Dette betyr at de minste motstandene, som svarer til de mest signifikante bit (MSB), må være mer nøyaktig enn de store motstandene som svarer til de minst signifikante bit (LSB). Kravet til nøyaktige motstander over flere dekadere, gjør at denne omformer blir upraktisk for mange bit. Videre er valg av motstandsverdier og krav til oppløsning begrenset av svitsjenes interne motstand, som fort kan bli i størrelsesorden lik omformerens minste motstander.

Eksempel 4

I figuren under er vist en D/A-omformer for positive tall på 1 ½ siffer BCD-kode (det vil si for desimalverdiene fra 0 til 39). Hva blir maksimal utgangsspenning (for desimalverdien 39) dersom $R_F = R$ og $V_{ref} = 2,5$ V?



Vi kan benytte (21), riktignok litt modifisert:

$$V_{ut,maks} = -V_{ref} \frac{R_F}{R} \left(1 + \frac{1}{2} + \frac{1}{4} + \frac{1}{32} \right) \Rightarrow$$

$$V_{ut,maks} = -2,5 \left(1 + \frac{1}{2} + \frac{1}{4} + \frac{1}{32} \right) = -4,453125 \text{ V}$$

6.3 Strømsummerende omformer med R-2R nettverk

I figur 18a er vist et 4 bit eksempel med et R-2R-nettverk koplet til summeringspunktet. Også nå er spenningsområdet på utgangen bestemt av tilbakekopplingsmotstanden R_F . Binærtallet som skal omformes, kodes inn ved at den tilsvarende bryteren settes mot 0 V for logisk 0 og mot minusinngangen på operasjonsforsterkeren for logisk 1. I figuren er det kodet inn binærtallet $0100_2 (= 4)$. For mest signifikante bit (MSB) er strømmen gjennom R_F lik $V_{ref}/2R$. Utgangsspenningen er da:

$$V_{ut} = -V_{ref} \frac{R_F}{2R} \quad (23)$$

For neste bit, MSB-1, blir skjemaet som vist i figur 18b. Det ses at strømmen gjennom R_F nå blir halvparten av strømmen for MSB. Utgangsspenningen er da:

$$V_{ut} = -V_{ref} \frac{R_F}{4R} \quad (24)$$

For de påfølgende bit fås en ny halvering av strømmen. Det er grunnen til at det brukes like store motstandsverdier ($2R$) inn mot summeringspunktet på operasjonsforsterkeren. Dette gir utgangsspenningen for maksimal utstyring:

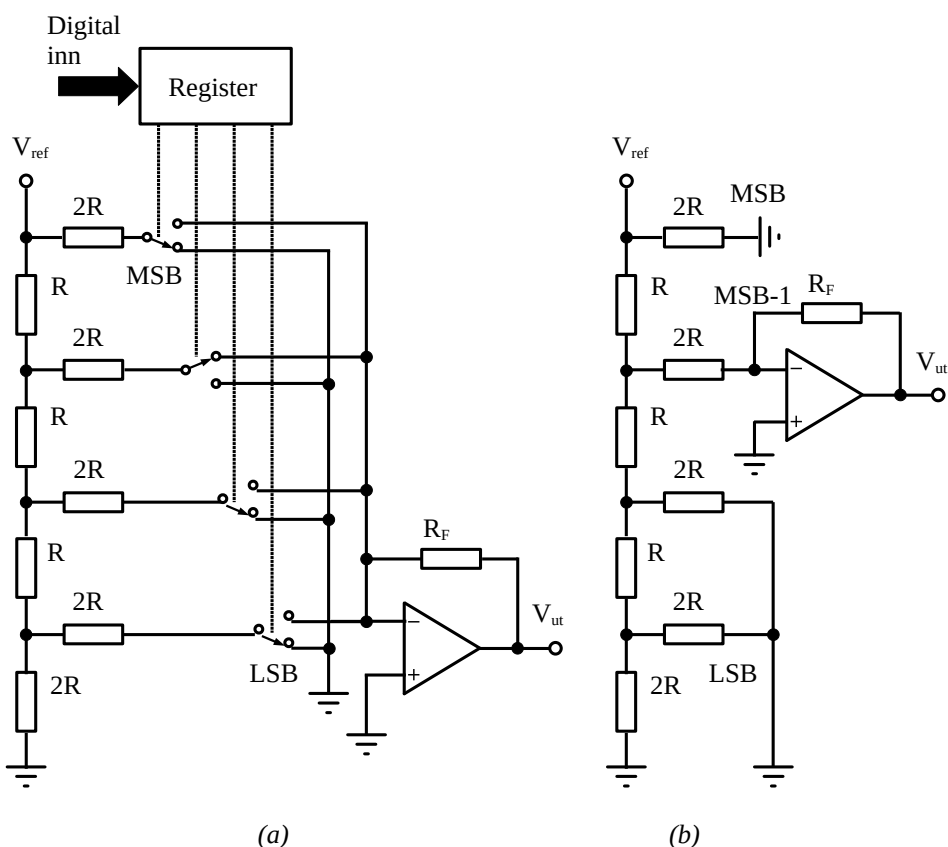
$$V_{ut, maks} = -V_{ref} \frac{R_F}{2R} \left(1 + \frac{1}{2} + \frac{1}{4} + \frac{1}{8} + \dots \right) = -V_{ref} \frac{R_F}{R} \left(\frac{1}{2} + \frac{1}{4} + \frac{1}{8} + \frac{1}{16} + \dots \right) \quad (25)$$

For en N bit omformer er det generelle uttrykket:

$$V_{ut, maks} = -V_{ref} \frac{R_F}{R} \cdot \frac{2^N - 1}{2^N} = -V_{ref} \frac{R_F}{R} (1 - 2^{-N}) \quad (26)$$

Det ses at trinnstørrelsen er:

$$V_T = V_{ref} \frac{R_F}{R} 2^{-N} \quad (27)$$



Figur 18. D/A-omformer med R-2R nettverk (a) og ekvivalentskjema (b).

Den største fordelen med denne omformeren er at det bare benyttes to verdier av motstandene (R og 2R). Dette er adskillig enklere å realisere enn et stort motstandsområde. En annen fordel er at strømbryterne legges til jord eller virtuell jord. Ulempen er mer kompliserte brytere enn i figur 17, 2 transistorer i stedet for 1, i alt 8 transistorer for vårt 4 bit eksempel. Men det gjør ingenting, for kretsen egner seg godt til å lages som integrert krets. Binærtallet som skal omformes, settes inn på de digitale innganger som styrer hver sin bryter. For å øke antall trinn er det bare å «forlenge R-2R-stigen».

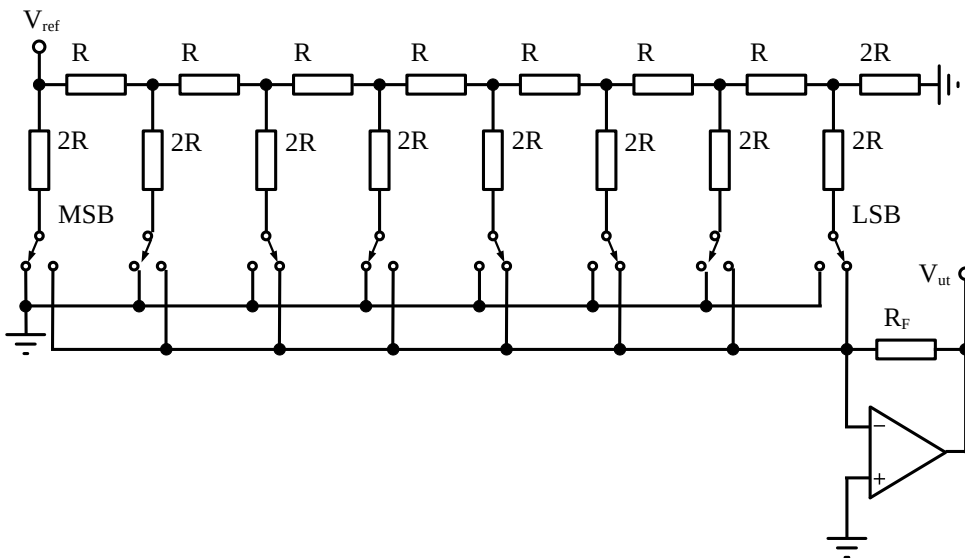
Eksempel 5

En 8-bits R-2R D/A-omformer er vist i figuren under. I figuren antar vi at $V_{ref} = 5,0 \text{ V}$ og $R = R_F = 10 \text{ k}\Omega$. Det binære tallet er $00101101_B = 45$. Finn trinnspenningen og utspenningen.

Siden denne kretsen er på $N = 8$ bit, er det $2^N = 2^8 = 256$ trinn. Trinnspenningen (27):

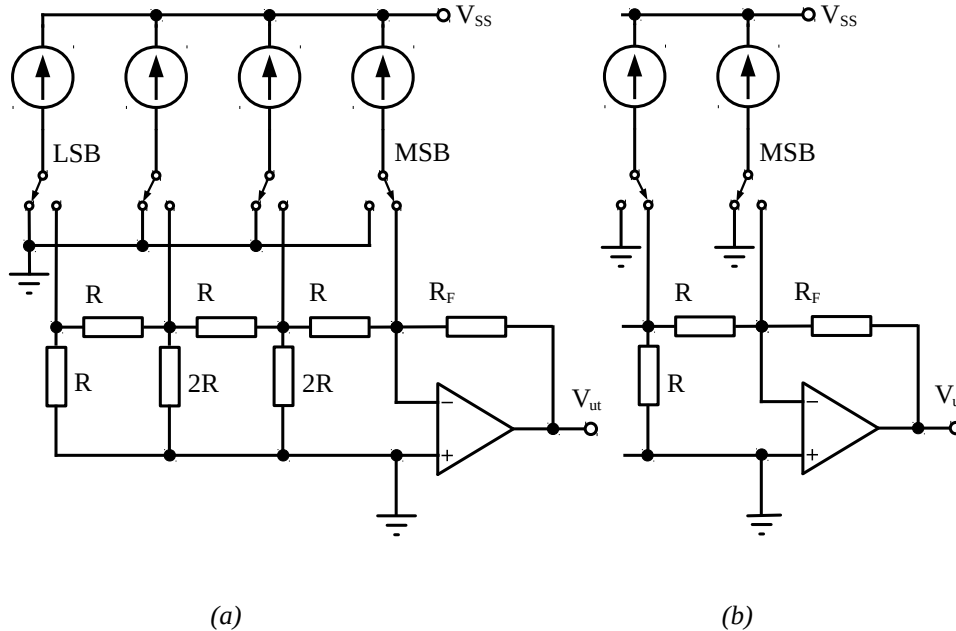
$$V_T = 5,000\text{V} \cdot 10 \text{ k}\Omega / (256 \cdot 10 \text{ k}\Omega) = 19,53 \text{ mV}$$

Utspenningen er (25): $v_{ut} = -(00101101)_B \cdot 19,53 \text{ mV} = -45 \cdot 19,53 \text{ mV} = -0,879 \text{ V}$.



6.4 Strømbasert R-2R-omformer

Selv om R-2R-omformereren i avsnittet foran bare benytter to verdier av motstandene (R og 2R), er forholdet mellom strømmene gjennom motstandene stor. Siden det benyttes transistorer som svitsjer, må disse skaleres etter hvor stor strøm de skal lede. En måte å unngå dette på, er å la samme strøm løpe gjennom alle svitsjene, som vist i figur 19a.



Figur 19. Strømbasert R-2R-omformer.

For mest signifikante bit (MSB) alene, se figur 19a, går all strømmen I gjennom R_F . Utgangsspenningen er da:

$$V_{ut} = IR_F$$

For neste bit, MSB-1, blir skjemaet som vist i figur 19b. Det ses at strømmen I blir halvert før den går gjennom R_F slik at utgangsspenningen blir:

$$V_{ut} = \frac{I R_F}{2}$$

For de påfølgende bit fås en ny halvering av strømmen. Dette gir utgangsspenningen for maksimal utstyring:

$$V_{ut, maks} = I R_F \left(1 + \frac{1}{2} + \frac{1}{4} + \frac{1}{8} + \dots \right) = 2 I R_F \left(\frac{1}{2} + \frac{1}{4} + \frac{1}{8} + \frac{1}{16} + \dots \right) \quad (28)$$

For en N bit omformer er det generelle uttrykket:

$$V_{ut, maks} = 2 I R_F \cdot \frac{2^N - 1}{2^N} = 2 I R_F (1 - 2^{-N}) \quad (29)$$

Det ses at trinnstørrelsen er:

$$V_T = 2 I R_F 2^{-N} \quad (30)$$

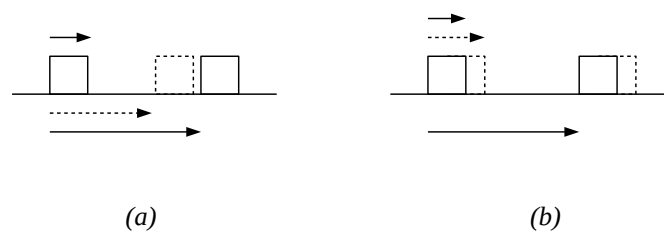
Ulempen med denne omformeren er at de forskjellige nodene nå får et visst spenningsving som ikke has i R-2R-omformeren (der spenningsvinget er konstant). Dette gjør at den strømbaserte omformeren blir noe tregere.

6.5 Pulsmodulerende D/A-omformere

For noen anvendelser er det passende å omforme en digital kode til tidsvarighet. En måte å få til dette på, er å bruke en teller som teller en serie med klokkepulser. Når telleren når antallet som representerer inngangskoden, stoppes den. Om utgangen settes høy ved starten på opptellingen og settes lav ved slutten, vil varigheten av denne pulsen være et mål for den digitale inngangskoden. Alternativt kan informasjonen kodes som en forandring i pulsgjentakelseshastighet, eventuelt som antall pulser i løpet av en gitt tid (eller lignende).

Den egentlige D/A-omformingen skjer når inngangskoden er omformet til tid. Imidlertid kreves et utgangssignal som er en spenning eller strøm. Det er da nødvendig med et ekstra trinn med omforming fra tid til strøm eller spenning.

Som figur 20 viser, kan to parametre i pulstoget forandres. En er tiden mellom pulser med fast varighet, deres gjentakelseshastighet eller frekvens. Den andre er varigheten til pulser med fast gjentakelseshastighet. Sistnevnte er pulsbreddemodulasjon (Pulse Width Modulation, PWM).



Figur 20. Pulser med variabel frekvens (a) og bredde (b).

Pulsbreddemodulasjon benyttes mye der effektkrevende laster skal styres. Pulsteknikken er særlig anvendelig her fordi effektforbruket til svitsjeelementet (ofte MOSFET), som sørger for kontrollen, kan reduseres. Når transistoren er på, vil det gå store strømmer, men spenningen over transistoren er lav. Når transistoren er av, vil strømmen gjennom den være tilnærmet lik null, mens spenningen over den vil være forholdsvis høy. Men effektforbruket i transistoren vil være forholdsvis lavt sammenlignet med effekten levert til lasten. Pulsbreddemodulasjon anvendes også i svitsjede strømforsyninger og i effektomformere.

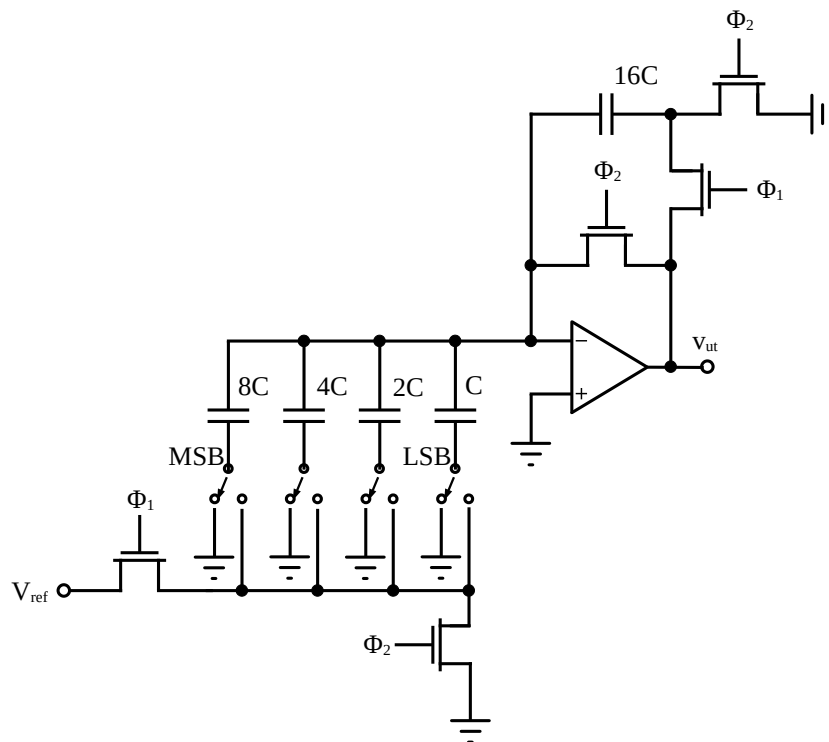
6.6 D/A-omformer med veide kapasiteter

D/A-omformere kan også realiseres med svitsjede kapasiteter. I stedet for veide motstander (avsnitt 6.2) kan det benyttes veide kapasiteter som vist i figur 21. Den viste kretsen er ufølsom for avvik-spenning ('Offset voltage') på inngangen og har forholdsvis liten 1/f-støy. Kretsen baserer seg på en forsterker med kansellering av avvik-spenning. Forsterkningen er gitt som kapasiteten tilkopleet V_{ref} på inngangen delt på kapasiteten i tilbakekoplingsløyfen på forsterkeren. Dermed fås for mest signifikante bit (MSB):

$$V_{ut,MSB}(n) = -\frac{8C}{16C} V_{ref} = -\frac{1}{2} V_{ref}$$

For neste bit halveres utgangsspenningen, og så videre. For D/A-omformerer i figuren er følgende maksimal utgangsspenning lik:

$$V_{ut,maks}(n) = -V_{ref} \left(\frac{1}{2} + \frac{1}{4} + \frac{1}{8} + \frac{1}{16} \right) \quad (31)$$

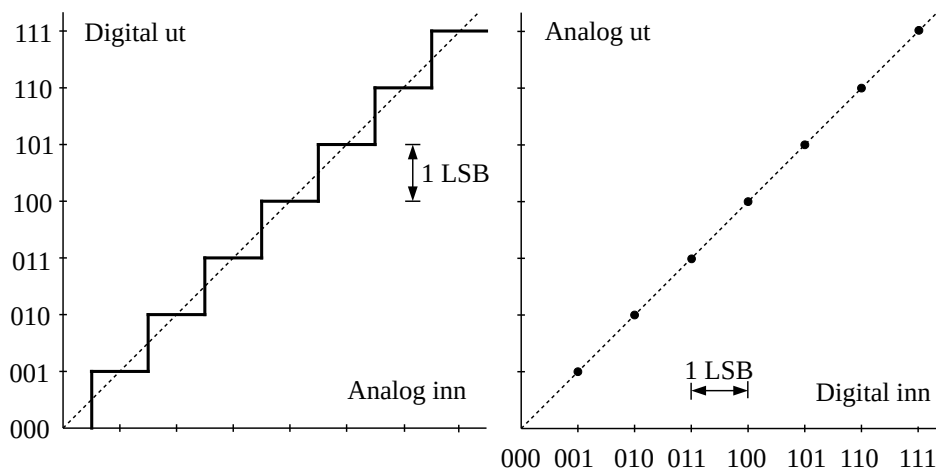


Figur 21. D/A-omformer med veide kapasiteter.

Legg merke til at det er forholdet mellom kondensatorene som har betydning for utgangsspenningen og ikke deres absolutte verdi. Dette gjør at omformeren kan gjøres meget nøyaktig ved integrert kretsteknikk. Flere bit fås ved å tilføye flere kondensatorer. En 8 bit D/A er følgelig forholdsvis enkel å realisere. Vi kan også bruke prinsippet for å lage D/A-omformer som bruker C-2C-kapasiteter istedenfor R-2R-motstander (som vist i avsnitt 6.3).

7 Feil i A/D- og D/A-omformere

Spesifikasjonene for omformere vil oppgi antall bit, omformingstid og så videre. Her vil også finnes verdier som forskjellige feil maksimalt kan ha. Figur 22 illustrerer den ideelle omformerkarakteristikken for A/D- og D/A-omformeren.



Figur 22. Ideelle omformerkarakteristikker for A/D- og D/A-omformere.

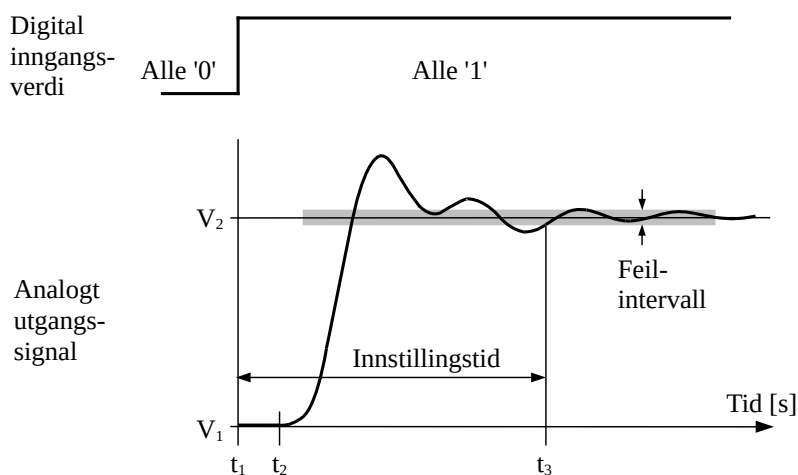
Konverteringstiden for en A/D-omformer må selvfølgelig være mindre enn samplingsperioden T_s . På grunn av innsvingningstiden og transportforsinkelsen i omformeren, kan det være vanskelig å oppnå nøyaktig omforming fra punktprøve til punktprøve, og omformingen av en punktprøve kan påvirke den neste punktprøven. Dynamiske feil blir mer også mer alvorlig ettersom kravet til konverterings hastigheten øker.

Lineariteten til en A/D-omformer er avgjørende for nøyaktigheten i konverteringen. Konverterings hastigheten kan påvirke lineariteten. Feil i forsterkningen og drift med temperaturen kan også introdusere unøyaktigheter. A/D-omformere kan utvise både offset- og forsterkningsfeil som også gir avvik fra det ideelle.

D/A-omformeren bestemmer hvor nøyaktig det digitaliserte signalet konverteres til det analoge signalet. Imidlertid er det ingen kvantiseringsfeil som følge av D/A-omformingen i motsetning til A/D-omformingen. D/A-omformeren er imidlertid underlagt mange av de samme krav og utviser flere av de samme begrensninger som A/D-omformeren. D/A-omformeren må være monotonisk, det vil si at en økning i den digitale inngangsverdi må føre til en økning i den analoge spenningsverdi, og vice versa.

D/A-omformerer må også ha god linearitet og liten avviksspenning. Nøyaktigheten til D/A-omformerer må altså være meget høy. Hvert bit må gi en relativ feil på mindre enn et halvt kvantiseringstrinn. For en 16 bit omformer med ± 10 V dynamisk område betyr dette at avstanden mellom to nærliggende digitale verdier skal være 3 mV, mens den relative feilen maksimalt kan være 0,0015 %. Unøyaktigheter ved D/A-omformerens nullgjennomgang leder til overgangsförvrengning ('cross-over distortion'). I tillegg kommer at den relative feilen øker ved lave signalnivåer.

I det ideelle tilfellet er utgangssignalet fra D/A-omformerer et PAM-signal, men da det tar en viss tid fra omformingen av et dataord begynner til utgangssignalet har innstilt seg til riktig verdi, etterfølges D/A-omformerer ofte av et samplings- og holdekretsloop. Innstillingstiden ('settling time'), t_3 i figur 23, er tiden fra en ny inngangskode fås til den analoge utgangsspenningen faller innenfor en spesifisert toleranse (som oftest verdien tilsvarende $\pm 1/2$ LSB).



Figur 23. Innstillingstid for D/A-omformer.

Latensen for D/A-omformerer vil i hovedsak være gitt som tidsforskjellen $t_1 - t_2$ i figuren. Bemerk også at det kan defineres en viss stigetid for utgangsspenningen når den skal endre seg fra V_1 (som oftest lik 0 V) til V_2 .

Samplings- og holdekretsloopet avtaster D/A-omformerens utgangssignal når det er stabilt og fastholder denne verdien til neste dataord er blitt omformet og stabilt.

Det analoge signalet som er blitt gjendannet, er med andre ord beheftet med en del feil på grunn av kvantiseringen, den ikke-ideelle lavpassfiltrering, og så videre. Disse feilene er bestemt av konstruksjonsparametre (antall bit og filterets orden/type med mer), og i praksis dimensjoneres slik at konstruksjonsavhengige feil blir mindre enn feil som skyldes ikke-ideelle kretskomponenter (dårlig linearitet i A/D- og D/A-omformerer og så videre).

Dette kapitlet er et utdrag fra boka *Analog Elektronikk* av Rolf Ingebrigtsen og Knut Harald Nygaard (post@andiha.no)